

平成30年度 情報工学コース卒業研究報告要旨

枝廣 研究室	氏 名	井 ノ 川 誠
卒業研究題目	ブラシレスモータを用いたクロスレイヤ設計適用	
<p>近年、組込みシステムの大規模・複雑化により、消費電力などの厳しい制約下では、シングルコアプロセッサにおける性能限界が問題となっている。そこで、マルチ・メニーコアに対して並列処理を実装し、性能向上を実現することが期待されている。また、制御設計の効率化を図るために、制御を抽象的な「モデル」を用いて表し、そのモデル上でシミュレーションを行いながら設計を行うモデルベース開発の研究が進んでいる。</p> <p>従来のモデルベース開発は、制御設計者が制御モデルの設計やシングルコアで実行する逐次コードを生成、実装設計に移し、ソフトウェア設計者がその逐次コードからマルチ・メニーコア向けの並列コードへと書き換え、実機へ実装するというものであった。この開発では、実機での制御性能が要件を満たさなかった際に、モデル設計の段階へと結果をフィードバックしなくてはならず、開発を再びソフトウェア設計者から制御設計者へと戻すという大きな手戻りコストが生じてしまうという問題があった。</p> <p>枝廣研究室では、制御設計とマルチ・メニーコアに対する並列実装を協調したクロスレイヤ設計を実現する「モデルベース並列化」を提案している。モデルをもとに処理を自動的に最適なコアへ割当てし、その割当てに応じた並列コードを自動生成する。そして、並列コードを実機へ実装・実行し、その際の実行性能をモデルレベルで制御設計にフィードバックすることで、より高並列なモデル設計を支援する。モデルレベルでの制御設計ループと、コードレベルでの実装設計ループを「クロスレイヤ」で連携させることにより、手戻りコストを最小化することが狙いである。しかしながら、実際にはモデルベース並列化によって自動生成された並列コードがそのまま実行できるわけではない。モデルでは制御アルゴリズムや制御対象の数式モデルが記述され、制御性能についてのシミュレーションを行う。実機上にはOSやデバイスドライバなどの基本ソフトウェアを搭載し、基本ソフトウェアを利用して制御対象に指令値等を与えて制御することになるが、基本ソフトウェアはモデルには記述されないのが普通である。</p> <p>本研究の目的は、クロスレイヤ設計を円滑に進めるための基盤を設計することである。そのためには、制御設計ループから実装設計ループへの変換と、実装設計ループから制御設計ループへのフィードバックが必要であり、卒業研究においてはブラシレスモータを制御対象とし、前者について検討した。</p> <p>制御設計ループから実装設計ループへの変換においては、自動化と検証しやすさが重要である。自動化に関しては、今回は手動であったが、モデルと基本ソフトウェア、そして制御対象との間でやりとりされる命令や指令値の調査を行うことにより、自動化可能なフローを達成した。</p> <p>検証に関しては、実機が動作しない要因として、大きく、制御自体の問題、基本ソフトウェアの問題、並列動作による問題があり得る。従来は、シングルプロセッサ動作であり、制御設計と実装設計が分離していたため、個々に検証が実施されていたが、クロスレイヤ設計においては同時に起こり得る問題となり、切り分けが重要である。これに対し、本研究では、実機動作時の制御指令値の解析による制御性能評価や、制御周期を意識した各コアの実行時間評価により、問題の切り分け、検証のしやすさを可能とした。</p> <p>その結果、ブラシレスモータを用いた実験において、制御モデルを修正しながら、実装評価できる環境を確立できた。</p>		