

## 平成24年度 情報工学コース卒業研究報告要旨

枝廣 研究室	氏 名	成 瀬 有 美
卒業研究題目	イベントドリブンプロセッサにおける複数トラフィックを仮定した通信性能評価とタスク配置	
<p>近年、組込みシステムにおいて求められる機能の大規模化とそれに伴う消費電力増大などの課題により、メニーコアプロセッサの普及が進んでいる。メニーコアプロセッサは1つのプロセッサ内で複数のタスクを並列動作させることが可能であるため、シングルコアプロセッサに比べ複数タスク実行に適している。しかし逆にシングルコアには無かったコア間通信時間の問題も発生している。ハードウェアの物理的制約が大きい組込みシステムにおいて、限られた資源を有効に利用するためにも並列処理の効率化が必要である。この並列動作によってトラフィックが増加し、システム内部の通信性能に影響を与える。本研究ではこのトラフィックによる影響を調査し、イベントドリブンプロセッサの通信性能変化を考慮した効率的なタスク配置方法を提案する。</p> <p>イベントドリブンプロセッサであるXMOSは、複数のチップを接続することで一つの大規模メニーコアシステムとして使用することができる。しかし物理的に一つのチップ内に存在するコアと、チップ同士を接続してメニーコアシステムに見せかけた場合のコア間では通信性能に差異が生じる。また、XMOSは1コアあたり8スレッド並列実行が可能であるが、5スレッド以上の並列処理では性能が低下するという特徴がある。このXMOSメニーコアシステムで複数のタスクを並列処理することによって、トラフィックに余裕のない状態となり、システムの通信性能に影響を及ぼすことが考えられる。本研究ではこの問題に対し、パイプライン構造とハイパーキューブ構造の2種類のネットワークトポロジーにおける、複数トラフィックの混雑によって生じる通信性能の低下を軽減するためのタスク配置手法を提案する。</p> <p>基礎実験では、タスク配置の総通信距離と1コアあたりのスレッド数が通信性能にかかわることを確認する。この基礎実験の結果を基に、パイプライン構造とハイパーキューブ構造それぞれに対して効率的なタスク配置手法を提案する。</p> <p>提案法では、各タスクの始点タスクからのタスク距離とスレッド数を基にランク付けを行い、そのランク順に総通信距離を短く、且つプロセッサの性能を維持出来るようなタスク配置を行うことで通信性能維持を図っている。本提案法を各ネットワークトポロジーに適用した結果、ランダムなタスク配置に比べていずれも通信性能を改善できることを確認した。</p>		