

平成22年度 情報工学コース卒業研究報告要旨

酒井 研究室	氏 名	小 林 裕 幸
卒業研究題目	整数上の線形制約に対する充足可能性判定ツールの実装と評価	
<p>近年、整数や実数上の線形制約、配列、リストなどの理論の下での一階述語論理式の充足可能性問題を判定するツールとして SMT ソルバの開発が進められている。整数上の線形制約の充足可能性問題は決定可能であり、Cooper の存在限量子除去のアルゴリズムによって解くことにできる。しかし、既存の SMT ソルバは整数上の線形制約を含む広い範囲の理論に対応しているため、Cooper のアルゴリズムを使えない。そのため整数上の線形制約にも関わらず解けない論理式があったり、実行速度が遅い、メモリ使用量が多いなどの処理効率の問題が生じると予想される。</p> <p>整数上の線形制約の充足可能性判定を必要とする実用例として、制約付き項書換え系の書換え帰納法に基づいた定理自動証明が挙げられる。この定理自動証明では、充足可能性問題が解けることを前提としているため、整数上の線形制約の充足可能性問題が必ず解ける SMT ソルバは有用であるといえる。実際に既存の SMT ソルバを用いるとメモリオーバーフローで証明に失敗する例が存在している。</p> <p>本論文では、Cooper の存在限量子除去のアルゴリズムに基づいて整数上の線形制約に対する SMT ソルバを実装する。そして実装の工夫を行うことにより処理を効率化し、既存の SMT ソルバとの比較結果について報告する。比較は入力された論理式が解けるかどうかと、実行速度、メモリ使用量の観点から行う。</p> <p>実装した Cooper のアルゴリズムでは、整数上の線形制約の論理式に、項を特定の定数で割り切れるという述語を追加することにより、存在限量子を除去して論理和の集合に変換する。そして追加した制約により論理和の集合の要素数を絞り、整数理論に基づいて述語を真偽値に簡約化する。最終的に真ならば充足可能とし、偽ならば充足不能とする。</p> <p>Cooper のアルゴリズムを論理式の正規化、簡約化のアルゴリズムに単純に導入したところ、自由変数の多い論理式に対してメモリ使用量が増大し、メモリオーバーフローに陥った。そこで、実装上の工夫を行うことにより処理効率およびメモリ使用量の改善を行った。論理式を簡約化するときの前処理の切り出しや、論理和の集合を展開するタイミングを遅らせることによるメモリ使用量の削減、存在限量子除去の効率化といった工夫を行った。そして、それぞれの実装の工夫がどの程度の効果が得られるかを評価するための実験を行った。その結果、それぞれの工夫について処理効率およびメモリ使用量が改善された。</p> <p>実装した SMT ソルバの評価は、制約付き項書換え系の書き換え帰納法に基づいた定理自動証明において、帰納的定理の証明に成功する際に充足可能性判定を必要とする論理式をデータとして用いた。この定理自動証明は整数上の線形制約の SMT ソルバが実用される場面であることからこのデータを利用した。実験では、本研究で実装した SMT ソルバと既存の SMT ソルバである Yices, CVC3 で同じ問題を解き、問題が解けるかどうか、実行速度、メモリ使用量の三つの点で比較を行った。その結果、CVC3 では解けなかった問題があったことに対し、実装した SMT ソルバと Yices では全ての問題を解くことができた。また実行速度とメモリ使用量については、Yices や CVC3 よりも良い結果が得られたため、本研究で実装した SMT ソルバが有効であることが確かめられた。</p> <p>また、SMT-LIB の大きな論理式のベンチマークでも同様の実験を行った。その結果 Yices では解くことができたが、実装した SMT ソルバでは時間がかかりすぎて解けなかった。大きな論理式への対応は今後の課題である。</p>		