

## 平成 19 年度 情報工学コース卒業研究報告要旨

高木 研究室	氏 名	佐藤 元紀
卒業研究題目	単一磁束量子回路設計のための マイクロパイプラインの検証手法	
<p>半導体集積回路技術は、スケーリング則に従うトランジスタの小型化とスイッチング速度の高速化により性能向上が成されてきた。しかしリーク電流の増大や発熱の集中などの問題により、その性能向上に限界が見え始めている。このため、半導体に代わる新たなデバイスの実用化が強く求められている。この新たなデバイスの一つとして期待されているのが、単一磁束量子 (SFQ) デバイスである。</p> <p>SFQ 回路は超伝導体を利用した回路であり、そのスイッチング速度は数 ps 程度と非常に高速で、また非常に少ない消費電力で動作する。これらの特徴のために SFQ 回路は、将来の低消費電力での超高速計算システムを実現する回路として期待されている。</p> <p>SFQ 集積回路の設計は、セルとよばれるブロックを組み合わせるにより回路を設計する、セルベース設計で行うのが一般的となっている。セルベースの SFQ 回路設計においては、セルの配置と配線、タイミング調整はすべて人手で行われているのが現状であり、大規模回路を設計する際には多大な時間や労力がかかるだけでなく、設計ミスも起こる可能性がある。このため手動による設計は限界があると考えられており、SFQ 回路設計自動化のための CAD ツールの開発が強く望まれている。</p> <p>SFQ 回路は、論理ゲートに同期クロックを入力することにより動作するため、論理ゲート 1 段ごとに同期的に動作する。すなわち SFQ 回路は論理ゲート 1 段ずつのマイクロパイプライン構造をとることになる。このため設計者は、このパイプライン動作を満たすようにタイミングを調整しつつ、意図した演算を行うように設計する必要がある。</p> <p>本研究ではこのパイプライン動作を検証する手法を提案する。はじめに、回路の各ゲートにおいてセットアップ時間、ホールド時間の制約を満たしているかの検証を行う。これは、回路の各ゲートにデータとクロックが到達する時刻を求めることにより検証を行う。次に、パイプライン動作の検証を行う。これは、あるゲートとそれと接続されているゲートについて、データとクロックが到達する時刻を調べることにより検証を行う。最後に回路の仕様の検証を行う。これは、設計された回路と設計したい回路の仕様を時刻付きの論理式で表し、両者の論理を比べることにより検証を行う。</p> <p>全加算器のレイアウトを入力として与え、ゲートレベルでのタイミング検証とパイプライン動作の検証を行った。これらの検証を行うプログラムを記述し、全加算器に対して適用した。また、回路仕様の検証については検証のアルゴリズムを示し、ビットシリアル加算器に対して検証を行った。これらの検証の結果、提案手法を適用することで単一磁束量子回路のマイクロパイプラインの検証を行えることを確認した。</p>		