

## 平成 17 年度 情報工学コース卒業研究報告要旨

高木 研究室	氏 名	片 岡 寛 貴
卒 業 研 究 題 目	除算の種々の実現方法における消費電力の比較	
<p>近年、VLSI 技術の進歩により、プロセッサや ASIC において、加算回路や乗算回路のみでなく除算専用回路も内蔵されるようになってきている。しかし、除算回路は加算回路や乗算回路に比べ計算時間が長く、消費電力が大きいという問題がある。組み込みプロセッサにおいて低消費電力化および省面積化は特に重要視されている。だが、この 2 つはトレードオフ関係にあり、除算の実現において専用の演算回路を搭載するか、プロセッサの命令の組み合わせで行うかという選択には定量的評価が必要である。</p> <p>本研究では消費電力に着目して、除算の種々の実現方法における消費電力の比較を行う。</p> <p>先に述べた、専用回路と命令の組み合わせの 2 つの実現方法で、種々の除算アルゴリズムにおいてそれぞれの消費電力を推定する。除算アルゴリズムは大きく分けて、減算シフト型、乗算型に分類できる。減算シフト型は、人が行う筆算のように減算とシフトを行い商を求める方法であり、乗算型は、反復乗算による逐次近似により誤差を収束させていき商を求める方法である。本研究では、減算シフト型アルゴリズムとして、基数 2 の回復型除算法、乗算型アルゴリズムとして、Newton 法に基づく除算法を使用する。</p> <p>プロセッサの命令の組み合わせの場合の消費電力の推定には、『命令レベル消費電力評価法』を用いる。この評価方法では、まずアセンブリ言語で除算命令を記述し、各命令ごとの消費電力コスト (base energy cost と呼ぶ) を求める。そして、その命令内での相互作用 (アドレッシングモード、命令の順番など) を考慮して base energy cost を変化させる。こうして得られたコストの合計を演算に必要な消費電力とする。</p> <p>本研究において、プロセッサは ARM7TDMI を用い、IEEE754 標準の単精度浮動小数点除算を対象とする。</p> <p>評価の結果、プロセッサの命令の組み合わせでは、基数 2 の回復型減算シフト除算法が Newton 法に基づいた乗算型除算法に比べて、2 倍以上の電力を必要とすることが確かめられた。従って、除算器が搭載されないプロセッサでは、乗算型アルゴリズムを用いたほうが、近似値を求めるためのテーブルが必要となるが、消費電力の点においては有利である。また、専用の除算器と比べると、プロセッサの命令の組み合わせのほうがはるかに消費電力が大きい。従って、演算回路の面積が許容できる場合、演算に要する消費電力の観点からは専用の除算回路を搭載したほうがよいと考えられる。</p>		